

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2004 年 12 月 2 日 (02.12.2004)

PCT

(10) 国際公開番号  
WO 2004/105074 A1

(51) 国際特許分類: H01J 11/02, 9/02

(21) 国際出願番号: PCT/JP2004/007031

(22) 国際出願日: 2004 年 5 月 18 日 (18.05.2004)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:  
特願2003-143042 2003 年 5 月 21 日 (21.05.2003) JP

(71) 出願人 (米国を除く全ての指定国について): 松下電  
器産業株式会社 (MATSUSHITA ELECTRIC INDUS-  
TRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大  
字門真 1 0 0 6 番地 Osaka (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 藤谷 守男 (FU-  
JITANI, Morio). 住田 圭介 (SUMIDA, Keisuke). 三

松 達雄 (MIFUNE, Tatsuo). 石野 真一郎 (ISHINO,  
Shinichiro). 橋 弘之 (TACHIBANA, Hiroyuki).

(74) 代理人: 岩橋 文雄, 外 (IWAHASHI, Fumio et al.); 〒  
5718501 大阪府門真市大字門真 1 0 0 6 番地 松下電  
器産業株式会社内 Osaka (JP).

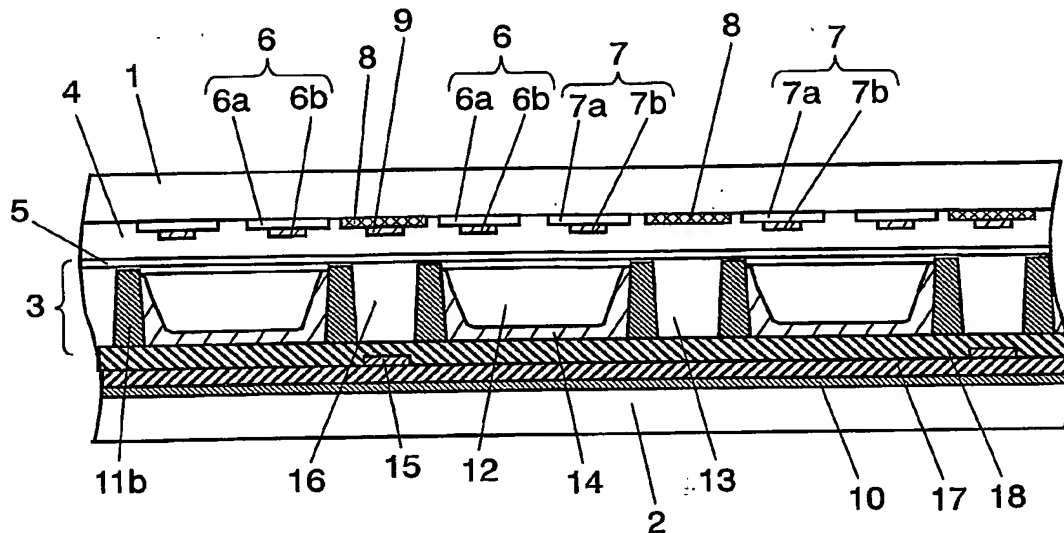
(81) 指定国 (表示のない限り、全ての種類の国内保護が  
可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR,  
BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,  
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU,  
ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT,  
LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI,  
NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,  
SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,  
VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可  
能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,  
SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

[続葉有]

(54) Title: PLASMA DISPLAY PANEL AND MANUFACTURING METHOD THEREOF

(54) 発明の名称: プラズマディスプレイパネルおよびその製造方法



(57) Abstract: There are provided a configuration for improving reliability of a plasma display panel capable of stabilizing the address characteristic and a manufacturing method thereof. The plasma display panel and the manufacturing method thereof are as follows. On a front surface substrate (1), a scan electrode (6) and a maintaining electrode (7) are formed. On a rear surface substrate (2) opposing to the front surface substrate (1), a data electrode (10), a first dielectric layer (17) covering this, a priming electrode (15), and a second dielectric layer (18) covering this are successively formed and the softening point temperature is set lower in this order, thereby preventing change of properties and deformation during manufacturing and improving the insulation voltage resistance of the data electrode (10) and the priming electrode (15).

[続葉有]



KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

(57) 要約: アドレス特性を安定化させることができるプラズマディスプレイパネルの信頼性を向上する構成と製造方法を提供する。本発明のプラズマディスプレイパネルおよびその製造方法は、走査電極(6)と維持電極(7)とを形成した前面基板(1)と対向する背面基板(2)上に、データ電極(10)、これを覆う第1誘電体層(17)、プライミング電極(15)、これを覆う第2誘電体層(18)を順に形成するとともに、この順に軟化点温度を低く設定することで、製造時における第1誘電体層(17)の変質や変形を防ぎ、データ電極(10)とプライミング電極(15)の絶縁耐圧を向上させる。

## 明細書

## プラズマディスプレイパネルおよびその製造方法

## 技術分野

- 5      本発明は、壁掛けテレビや大型モニターに用いられるプラズマディスプレイパネルおよびその製造方法に関する。

## 背景技術

- 10      AC型として代表的な交流面放電型プラズマディスプレイパネル（以下、PDPと呼ぶ）は、次のような構成である。面放電を行う走査電極および維持電極を配列して形成したガラス基板からなる前面基板と、データ電極を配列して形成したガラス基板からなる背面基板とを、両電極がマトリックスを組むように対向配置する。前面基板と背面基板との間隙には放電空間を形成し、その外周部をガラスフリットなどの封着材によって封着する。放電空間には、隔壁によって区画された放電セル
- 15      を設ける。この放電セルには蛍光体層を形成する。

このような構成のPDPにおいて、ガス放電により紫外線を発生させ、この紫外線でR、G、Bの各色の蛍光体を励起して発光させることによりカラー表示を行う。

- このPDPは、1フィールド期間を複数のサブフィールドに分割し、発光させるサブフィールドの組み合わせによって階調表示を行う。各サブフィールドは初期化期間、アドレス期間および維持期間を有する。そして、画像データを表示するために、初期化期間、アドレス期間および維持期間のそれぞれで異なる信号波形を各電極に印加している。初期化期間には、例えば、正のパルス電圧をすべての走査電極に印加し、走査電極および維持電極を覆う誘電体層上の保護膜および蛍光体層上に必要な壁電荷を蓄積する。アドレス期間では、すべての走査電極に、順次負の走査
- 20      パルスを印加する走査を行う。表示データがある場合、走査電極を走査している間に、データ電極に正のデータパルスを印加すると、走査電極とデータ電極との間で放電が起こり、走査電極上の保護膜の表面に壁電荷が形成される。

続く維持期間では、一定の期間、走査電極と維持電極との間に放電を維持するのに十分な電圧を印加する。これにより、走査電極と維持電極との間に放電プラズマ

が生成され、一定の期間、蛍光体層を励起発光させる。アドレス期間においてデータパルスが印加されなかった放電空間では、放電は発生せず蛍光体層の励起発光は起こらない。

このようなPDPでは、アドレス期間の放電に大きな放電遅れが発生してアドレス動作が不安定になる、アドレス動作を完全に行うためにアドレス時間を長く設定するとアドレス期間に費やす時間が長くなって維持期間に費やす時間を減らさなければならなくなり輝度の確保が難しい、といった問題がある。

これら問題を解決するために、前面基板に補助放電電極を設け前面基板側の面内補助放電によって生じたプライミング放電により放電遅れを小さくするPDPとその駆動方法が提案されている。

しかしながら、このPDPにおいては、アドレス時の放電遅れを十分に短縮できない、補助放電の動作マージンが小さい、誤放電を誘発して動作が不安定である、などの課題がある。また、補助放電が前面基板の面内で行われるために隣接する放電セルへプライミングに必要な粒子以上のプライミング粒子が供給されてクロストークを生じるなどの課題がある。

#### 発明の開示

本発明は、第1の基板上に互いに平行となるように配置した第1電極および第2電極と、第1の基板に放電空間を挟んで対向配置される第2の基板上に第1電極および第2電極と直交する方向に配置した第3電極と、第2の基板上に第1電極および第2電極と平行にかつ第3電極よりも第1電極および第2電極に近づいて配置した第4電極と、第2の基板上に第1電極および第2電極と第3電極とで形成される複数の主放電セルと、第1電極または第2電極と第4電極とで形成される複数のプライミング放電セルとを区画するように形成した隔壁とを有し、少なくとも第3電極は第1誘電体層で覆われるとともに、第4電極が第1誘電体層上に設けられ、第4電極は第1誘電体層よりも軟化点温度が低い材料で構成されたPDPである。

#### 図面の簡単な説明

図1は本発明の実施の形態1におけるPDPを示す断面図である。

図 2 は同 PDP の前面基板側の電極配列を模式的に示す平面図である。

図 3 は同 PDP の背面基板側を模式的に示す斜視図である。

図 4 は同 PDP を駆動するための駆動波形の一例を示す波形図である。

図 5 は同 PDP の背面基板の製造プロセスフロー図である。

5 図 6 は従来のプライミング電極の変形を示す断面図である。

図 7 は従来の第 1 誘電体層に発生する気泡を示す断面図である。

図 8 は本発明の第 2 の実施の形態における PDP の背面基板の同時焼成による製造プロセスフロー図である。

10 図 9 は本発明の第 2 の実施の形態における PDP の背面基板の同時焼成による製造プロセスフローの他の例を示した図である。

#### 発明を実施するための最良の形態

以下、本発明の一実施の形態による PDP について、図面を用いて説明する。

##### (実施の形態 1)

15 以下、実施の形態 1 における PDP およびその製造方法について、図 1 ～図 5 を用いて説明する。なお、本発明の実施の態様はこれに限定されるものではない。

図 1 は本発明の実施の形態 1 における PDP を示す断面図、図 2 は第 1 の基板である前面基板側の電極配列を模式的に示す平面図、図 3 は第 2 の基板である背面基板側を模式的に示す斜視図である。

20 図 1 に示すように、第 1 の基板であるガラス製の前面基板 1 と、第 2 の基板であるガラス製の背面基板 2 とを放電空間 3 を挟んで対向して配置する。放電空間 3 には放電によって紫外線を放射するガスとして、ネオン (Ne) およびキセノン (Xe) などを封入する。前面基板 1 上には、第 1 電極である走査電極 6 と第 2 電極である維持電極 7 とで対をなす帯状の電極群を互いに平行となるように配置する。この走査電極 6 および維持電極 7 は、それぞれ透明電極 6 a、7 a と、この透明電極 6 a、7 a 上に重なるように形成された導電性を高めるための銀 (Ag) などからなる金属母線 6 b、7 b とで構成する。そして、走査電極 6 および維持電極 7 を覆うように前面基板誘電体層 4 を形成し、その上を保護膜 5 で覆う。また、図 1、図 2 に示すように、走査電極 6 と維持電極 7 とは、走査電極 6 – 走査電極 6 – 維持電

25

極 7－維持電極 7・・・となるように 2 本ずつ交互に配列する。そして、隣り合う 2 つの走査電極 6 と走査電極 6 の間と維持電極 7 と維持電極 7 の間にはそれぞれ発光時のコントラストを高めるための光吸収層 8 を設ける。走査電極 6 と走査電極 6 との間の光吸収層 8 上には補助電極 9 を設ける。補助電極 9 は PDP の非表示部  
5 (端部) で隣り合う走査電極 6 のうちの 1 つと接続する。

また、図 1、図 3 に示すように、背面基板 2 上には、走査電極 6 および維持電極 7 と直交する方向に、第 3 電極である複数の帯状のデータ電極 10 を互いに平行となるように配置する。そして、データ電極 10 を覆うように第 1 誘電体層 17 を形成する。第 1 誘電体層 17 上には、前面基板 1 上に設けられた補助電極 9 と対応する位置に、補助電極 9 と平行に、第 4 電極であるプライミング電極 15 を形成する。  
10 さらに第 1 誘電体層 17 上には、プライミング電極 15 を覆うように第 2 誘電体層 18 を形成する。第 2 誘電体層 18 上には、走査電極 6 および維持電極 7 とデータ電極 10 とで形成される複数の放電セルを区画するための隔壁 11 を形成する。隔壁 11 は、縦壁部 11 a と横壁部 11 b とで構成する。縦壁部 11 a は、前面基板  
15 1 に設けられた走査電極 6 および維持電極 7 と直交する方向、すなわちデータ電極 10 と平行な方向に形成する。横壁部 11 b は、縦壁部 11 a に交差するように設ける。そして、縦壁部 11 a と横壁部 11 b とによって、主放電セル 12 と主放電セル 12 に隣接する隙間部 13 およびプライミング電極 15 を有するプライミング放電セル 16 とを形成する。したがって、隙間部 13 およびプライミング放電セル  
20 16 は、主放電セル 12 を間に挟んで、交互に配列される。主放電セル 12 には蛍光体層 14 を形成する。

また、図 3 に示すように、データ電極 10 を第 1 誘電体層 17 で覆い、第 1 誘電体層 17 上にプライミング電極 15 を形成し、さらにその上に第 2 誘電体層 18 を形成する。したがって、プライミング放電セル 16 におけるプライミング電極 15  
25 と保護膜 5 との距離は、主放電セル 12 におけるデータ電極 10 と保護膜 5 との距離よりも、第 1 誘電体層 17 の厚み分だけ短くなる。

次に、PDP に画像データを表示させる方法について説明する。本実施の形態では、1 フィールド期間を 2 進法に基づいた発光期間の重みを持った複数のサブフィールドに分割し、発光させるサブフィールドの組み合わせによって階調表示を行う。

各サブフィールドは初期化期間、アドレス期間および維持期間を有する。

図4は、本発明の実施の形態1におけるPDPを駆動するための駆動波形の一例を示す波形図である。まず、初期化期間において、プライミング電極Pr（図1のプライミング電極15）が形成されたプライミング放電セル（図1のプライミング放電セル16）では、正のパルス電圧をすべての走査電極Y（図1の走査電極6）に印加し、補助電極（図1の補助電極9）とプライミング電極Prとの間で初期化を行う。次のアドレス期間では、プライミング電極Prには正の電位を常に印加する。次の維持期間では、一定の期間、走査電極と維持電極との間に放電を維持するのに十分な交番電圧を印加する。これにより、走査電極Yと維持電極X（図1の維持電極7）との間に放電プラズマが生成され、一定の期間、蛍光体層を励起発光させる。アドレス期間においてデータパルスが印加されなかった放電空間では、放電は発生せず蛍光体層の励起発光は起こらない。

このため、プライミング放電セルにおいては、走査電極Y<sub>n</sub>に走査パルスSP<sub>n</sub>を印加したときに、プライミング電極Prと補助電極との間でプライミング放電が発生し、主放電セル（図1の主放電セル12）にプライミング粒子を供給する。次に、n+1番目の主放電セルの走査電極Y<sub>n+1</sub>に走査パルスSP<sub>n+1</sub>を印加するが、このときには直前にプライミング放電が起こっており、プライミング粒子が既に供給されているので、次のアドレス時の放電遅れを小さくできる。なお、ここでは、ある1フィールドの駆動シーケンスのみの説明を行ったが、他のサブフィールドにおける動作原理も同様である。図4に示す駆動波形において、アドレス期間にプライミング電極Prに正の電圧を印加することによって、上述した動作をより確実に起こすことができる。なお、アドレス期間のプライミング電極Prの印加電圧は、データ電極D（図1のデータ電極10）に印加するデータ電圧値よりも大きな値に設定するのが望ましい。

このような構成では、プライミング放電セル16においてプライミング電極15が第1誘電体層17上に形成されているため、第1誘電体層17が適切に形成されていればデータ電極10とプライミング電極15間の絶縁耐圧を第1誘電体層17で確保することができ、プライミング放電とアドレス放電を安定して発生させることができる。また、このプライミング放電セル16においてはプライミング電極1

5が第1誘電体層17上に設けられているため、主放電セル12におけるデータ電極10と走査電極6との距離よりもプライミング電極15と補助電極9との距離を短くしている。そのため、補助電極9と接続された走査電極6に対応する主放電セル12におけるプライミング放電を、当該主放電セル12でのアドレス放電の前に  
5 確実に安定して発生させることができ、当該主放電セル12での放電遅れを小さくすることができる。

図5は本発明の実施の形態1におけるPDPの背面基板の製造プロセスフロー図である。

図5に示すように、ステップ1で、背面基板2である背面ガラス基板を準備する。  
10 ステップ2およびステップ3で、データ電極10を形成する。ステップ2では、背面ガラス基板に銀(Ag)ペーストを塗布後、フォトリソグラフ法にて、巾150μmの銀(Ag)ラインを形成する。データ電極10を構成するガラス成分のうちの少なくとも1つの軟化点温度は590℃である。ステップ3では、その銀(Ag)ラインを600℃で焼成することによって固化し、データ電極10を形成する。  
15 次にステップ4およびステップ5で、第1誘電体層17を形成する。第1誘電体層17の材料には、ZnO-B<sub>2</sub>O<sub>3</sub>-SiO<sub>2</sub>系の混合物、PbO-B<sub>2</sub>O<sub>3</sub>-SiO<sub>2</sub>系の混合物、PbO-B<sub>2</sub>O<sub>3</sub>-SiO<sub>2</sub>-Al<sub>2</sub>O<sub>3</sub>系の混合物、PbO-ZnO-B<sub>2</sub>O<sub>3</sub>-SiO<sub>2</sub>系の混合物、Bi<sub>2</sub>O<sub>3</sub>-B<sub>2</sub>O<sub>3</sub>-SiO<sub>2</sub>系の混合物などを用いる。本発明の実施の形態1では、PbO-B<sub>2</sub>O<sub>3</sub>-SiO<sub>2</sub>系の混合物で、  
20 PbO:65wt%~70wt%-B<sub>2</sub>O<sub>3</sub>:5wt%-SiO<sub>2</sub>:25wt%~30wt%の組成で軟化点温度580℃のものを第1誘電体層17の材料に用いた。軟化点温度はPbOの含有量を増減させることで適宜設定が可能である。ステップ4では、第1誘電体層17の材料をペースト状にし、データ電極10を覆って塗布する。塗布方法は特に限定せず、公知の塗布方法および印刷方法を適用することができる。  
25 この方法には、例えば、ロールコート法、スリットダイコート法、ドクターブレード法、スクリーン印刷法、オフセット印刷法などがある。本発明の実施の形態1において、第1誘電体層17のペースト塗布厚みは、5μm~40μmであることが好ましい。また、第1誘電体層17のペースト塗布厚みを5μm以上とすることにより、焼成後のデータ電極10による凹凸を緩和することができる。なお、



第1誘電体層17のペースト塗布厚みはペースト中の無機成分含有量により異なる。ステップ5では、第1誘電体層17のペーストを温度585℃で焼成固化し、第1誘電体層17を形成する。このように第1誘電体層17の焼成温度はデータ電極10の軟化点温度よりも低いため、第1誘電体層17の焼成時におけるデータ電極10の変質や変形を抑制できる。

次に、ステップ6およびステップ7で、プライミング電極15を形成する。ステップ6では、ステップ2のデータ電極10の形成方法とほぼ同じ方法で銀(Ag)ペーストを第1誘電体層17上に塗布する。プライミング電極15はそれを構成するガラス成分のうちの少なくとも1つの軟化点が570℃である。ステップ7では、これを575℃で焼成固化してプライミング電極15を形成する。このときの焼成温度575℃は、第1誘電体層17の軟化点温度580℃よりも低くかつプライミング電極15を構成する材料の軟化点温度570℃以上であるので、プライミング電極15の焼成時における第1誘電体層17の変質や変形を抑制できる。

従来は、プライミング電極15の軟化点温度が第1誘電体層17の軟化点温度よりも必ずしも低く設定されていなかった。そのため、プライミング電極15の焼成温度が第1誘電体層17の軟化点温度を超えることがあった。その場合、図6の従来のプライミング電極の変形を示す断面図に示すように、プライミング電極15が焼成されて熱変形を起こしたときに、下層の第1誘電体層17が軟化する。そうすると、第1誘電体層17にプライミング電極15が容易に食い込み、プライミング電極15とデータ電極10との絶縁距離が保てない。図7は従来の第1誘電体層17に発生する気泡を示す断面図である。また、図7に示すように、プライミング電極15が焼成されて熱変形を起こすのと同時に第1誘電体層17も軟化するため、プライミング電極15下の第1誘電体層17部分に気泡が発生することがあった。本発明の実施の形態1によれば、上述したようにプライミング電極15の焼成時に第1誘電体層17の変質、変形の発生を抑制することができるので、絶縁破壊の要因を除去でき、信頼性の高いPDPを実現できる。

次にステップ8およびステップ9で、第2誘電体層18を形成する。第2誘電体層18の形成方法はステップ4およびステップ5の第1誘電体層17の形成方法と同じである。第2誘電体層18の材料は第1誘電体層17の組成からPbOの含有

量を5wt%程度増加させたものである。また、第2誘電体層18の軟化点温度は第1誘電体層17から20℃程度下げた560℃に設定している。ステップ8では、スクリーン印刷法などの前述した方法で、第1誘電体層17上に、プライミング電極15を覆うようにしてペーストを塗布する。ステップ9では、これを565℃で  
5 焼成固化し、第2誘電体層18を形成する。このときの焼成温度565℃は、下層のプライミング電極15を構成する材料の軟化点温度570℃、第1誘電体層17を構成する材料の軟化点温度580℃、データ電極10を構成する材料の軟化点温度590℃よりも低くかつ第2誘電体層18を構成する材料の軟化点温度以上である。したがって第2誘電体層18の焼成時におけるプライミング電極15、第1誘  
10 電体層17、データ電極10の変質、変形を抑制することができ、プライミング電極15に対する絶縁破壊の要因を除去することができる。

次に、ステップ10およびステップ11で、隔壁11および蛍光体層14を形成する。まず、ステップ10で、ガラス成分および感光性有機成分を含む感光性ペーストを第2誘電体層18上に塗布して乾燥する。そして、フォトリソグラフィなどを用  
15 いて、主放電セル12の空間やプライミング放電セル16の空間および隙間部13の空間を構成する縦壁部11aや横壁部11bのパターンを形成する。さらに主放電セル12内に、R、G、Bの蛍光体層14を塗布充填する。隔壁11および蛍光体層14の軟化点温度は550℃以下である。ステップ11では、隔壁11と蛍光体層14を焼成温度555℃で同時に焼成固化することにより隔壁11および蛍光  
20 体層14を形成する。このときに、下層の第2誘電体層18、プライミング電極15、第1誘電体層17、データ電極10の軟化点温度はこの焼成温度より高いのでこれら下層の変質、変形を抑制することができる。さらに、これらの構成要素は最上部に位置する隔壁11の土台となるが、これらの構成要素の変形を抑制するので隔壁11の寸法精度を安定させることができ、寸法精度の優れたPDPを実現でき  
25 る。

以上のプロセスによって背面基板2が完成する。

#### (実施の形態2)

次に、図8を用いて本発明の第2の実施の形態について説明する。

実施の形態1ではデータ電極10、第1誘電体層17、プライミング電極15、第2誘電体層18、隔壁11の順に軟化点温度を低く設定して個別に焼成し、全構成部位が変性や変形を起こすのを極力防ぐ例を示した。しかし、特に絶縁破壊に大きく関係する第1誘電体層17の変形のみを防ぐために次のようにすることで、製造工程を簡素化できる。すなわち、第1誘電体層17、プライミング電極15、第2誘電体層18の3層についてはこの順に軟化点温度を低く設定し、データ電極10と第1誘電体層17については両者の軟化点温度を等しくして同時に焼成し、第2誘電体層18と隔壁11および蛍光体層14については3層の軟化点温度を等しくして同時に焼成する。

- 10 本発明の第2の実施の形態では、この、データ電極10と第1誘電体層17とを同時に焼成し、第2誘電体層18と隔壁11および蛍光体層14とを同時に焼成する製造工程について説明する。

図8は、本発明の第2の実施の形態におけるPDPの背面基板の同時焼成による製造プロセスフロー図である。

- 15 図8に示すように、ステップ1で、背面基板2である背面ガラス基板を準備する。ステップ2で、銀(Ag)ペーストを塗布後、フォトリソグラフ法にて、巾150 $\mu$ mの銀(Ag)ラインを形成し、データ電極10の前駆体を形成する。データ電極10を構成するガラス成分のうちの少なくとも1つの軟化点温度は580℃である。

- 20 次にステップ3で、第1誘電体層17の前駆体層を形成する。第1誘電体層17の材料としては、ZnO-B<sub>2</sub>O<sub>3</sub>-SiO<sub>2</sub>系の混合物、PbO-B<sub>2</sub>O<sub>3</sub>-SiO<sub>2</sub>系の混合物、PbO-B<sub>2</sub>O<sub>3</sub>-SiO<sub>2</sub>-Al<sub>2</sub>O<sub>3</sub>系の混合物、PbO-ZnO-B<sub>2</sub>O<sub>3</sub>-SiO<sub>2</sub>系の混合物、Bi<sub>2</sub>O<sub>3</sub>-B<sub>2</sub>O<sub>3</sub>-SiO<sub>2</sub>系の混合物などを用いる。本実施の形態では、PbO-B<sub>2</sub>O<sub>3</sub>-SiO<sub>2</sub>系の混合物で、PbO:65wt%~70wt%-B<sub>2</sub>O<sub>3</sub>:5wt%-SiO<sub>2</sub>:25wt%~30wt%の組成で、データ電極10の軟化点温度と同じ軟化点温度のものをを用いた。軟化点温度はPbOの含有量を増減させることで適宜設定が可能である。第1誘電体層17の材料をペースト状にし、データ電極10の前駆体を覆って塗布する。塗布方法は特に限定せず、公知の塗布、印刷方法を適用することができる。この方法には、例え
- 25

ば、ロールコート法、スリットダイコート法、ドクターブレード法、スクリーン印刷法、オフセット印刷法などがある。本発明の第2の実施の形態において、第1誘電体層17のペースト塗布厚みは、 $5\mu\text{m}\sim 40\mu\text{m}$ であることが好ましい。また、第1誘電体層17のペースト塗布厚みを $5\mu\text{m}$ 以上とすることにより、焼成後のデータ電極10による凹凸を緩和することができる。なお、第1誘電体層17のペースト塗布厚みはペースト中の無機成分含有量により異なる。

次にステップ4で、データ電極10の前駆体および第1誘電体層17の前駆体層を温度 $585^{\circ}\text{C}$ で同時焼成することによって固化し、データ電極10および第1誘電体層17を形成する。

- 10 次に、ステップ5およびステップ6で、プライミング電極15を形成する。ステップ5では、ステップ2のデータ電極10の前駆体の形成方法とほぼ同じ方法で銀(Ag)ペーストを第1誘電体層17上に塗布する。プライミング電極15を構成するガラス成分のうちの少なくとも1つの軟化点が $570^{\circ}\text{C}$ である。ステップ6では、これを $575^{\circ}\text{C}$ で焼成固化してプライミング電極15を形成する。このときの
- 15 焼成温度 $575^{\circ}\text{C}$ は、第1誘電体層17を構成する材料の軟化点温度 $580^{\circ}\text{C}$ およびデータ電極10を構成する材料の軟化点温度 $580^{\circ}\text{C}$ のいずれよりも低くかつプライミング電極15を構成する材料の軟化点温度 $570^{\circ}\text{C}$ 以上である。したがって、プライミング電極15の焼成時における第1誘電体層17の変質や変形を抑制でき、プライミング電極15に対する絶縁破壊の要因を除去できるので、信頼性の高いPDPを実現できる。
- 20

- 次に、ステップ7で、第2誘電体層18の前駆体層を形成する。形成方法はステップ3の第1誘電体層17の前駆体層の形成方法と同じである。前述したスクリーン印刷法などの方法で、第1誘電体層17上に、プライミング電極15を覆うようにしてペーストを塗布し、第2誘電体層18の前駆体層を形成する。第2誘電体層
- 25 18の材料は、第1誘電体層17の組成からPbOの含有量を5wt%程度増加させたものである。また、第2誘電体層18の軟化点温度は第1誘電体層17から $20^{\circ}\text{C}$ 程度下げた $560^{\circ}\text{C}$ 以下に設定している。

次に、ステップ8で、隔壁11および蛍光体層14の前駆体層を形成する。まず、ガラス成分および感光性有機成分を含む感光性ペーストを第2誘電体層18上に塗

布して乾燥する。そして、フォトリソプロセスなどを用いて、主放電セル12の空間やプライミング放電セル16の空間および隙間部13の空間を構成する縦壁部11aや横壁部11bのパターンを形成する。さらに主放電セル12内に、R、G、Bの蛍光体層14を塗布充填する。隔壁11および蛍光体層14の軟化点温度は第2誘電体層18の軟化点温度と同じ温度である。

次に、ステップ9で、第2誘電体層18の前駆体層と隔壁11および蛍光体層14の前駆体層とを565℃で同時焼成して固化する。こうして、第2誘電体層18と隔壁11および蛍光体層14とを形成する。このときの焼成温度565℃は、プライミング電極15を構成する材料の軟化点温度570℃および第1誘電体層17、データ電極10を構成する材料のうち軟化点温度の低いほうの材料の軟化点温度580℃よりも低くかつ第2誘電体層18、隔壁11、蛍光体層14を構成する材料のうち最も軟化点温度の高い材料の軟化点温度以上であるので、プライミング電極15、第1誘電体層17、データ電極10の変質、変形を抑制できる。さらに、これらの構成要素は最上部に位置する隔壁11の土台となるが、これらの構成要素の変形を抑制するため隔壁11の寸法精度を安定させることができ、寸法精度の優れたPDPを実現できる。

以上説明したように、データ電極10と第1誘電体層17とを同時に焼成し、第2誘電体層18と隔壁11および蛍光体層14とを同時に焼成することで、製造工程のプロセスを簡素化して、背面基板2を完成することができる。

また、プライミング電極15と第2誘電体層18と隔壁11および蛍光体層14とを同時に焼成することで、製造工程のプロセスをさらに簡素化することもできる。

図9は、本発明の第2の実施の形態におけるPDPの背面基板の同時焼成による製造プロセスフローの他の例を示した図である。図9において、ステップ1からステップ4までは図8と同様である。

ステップ5で、プライミング電極15の前駆体を形成する。プライミング電極15はそれを構成するガラス成分のうちの少なくとも1つの軟化点が560℃である。

次に、ステップ6で、第2誘電体層18の前駆体層を形成する。ここでは、第2誘電体層18の軟化点温度をプライミング電極15の軟化点温度と同じ温度に設定している。

次に、ステップ7で、隔壁11および蛍光体層14の前駆体層を形成する。隔壁11および蛍光体層14の軟化点温度もプライミング電極15の軟化点温度と同じ温度に設定している。

次に、ステップ8で、プライミング電極15の前駆体と第2誘電体層18の前駆体層と隔壁11および蛍光体層14の前駆体層とを565℃で同時焼成することで固化し、プライミング電極15と第2誘電体層18と隔壁11および蛍光体層14とを形成する。

このときの焼成温度565℃は、データ電極10および第1誘電体層17を構成する材料のうち軟化点温度が低いほうの材料の軟化点温度580℃よりも低く、かつプライミング電極15および第2誘電体層18および隔壁11および蛍光体層14を構成する材料のうち最も軟化点温度の高い材料の軟化点温度560℃以上である。したがって、焼成時における第1誘電体層17の変質や変形を抑制できる。

このように、プライミング電極15を第2誘電体層18等と同時焼成することで、製造工程のプロセスをさらに簡素化することもできる。また、このときの焼成温度は、第1誘電体層17の軟化点温度よりも低いので、焼成時における第1誘電体層17の変質や変形を抑制できる。その結果、第1誘電体層17上に形成したプライミング電極15に対する絶縁破壊の要因を除去でき、信頼性の高いPDPを実現できる。

上述した実施の形態では第1誘電体層17や第2誘電体層18の材料として鉛(Pb)系の混合物を使用した例を示した。しかし、亜鉛(Zn)系、ビスマス(Bi)系の混合物材料の場合でも亜鉛(Zn)やビスマス(Bi)の含有量を増減することで軟化点温度を任意に設定することができる。

また、本発明における同じ軟化点温度とは実質的な同温度のことであり、同時焼成する材料における軟化点温度の差は、本発明の目的とする効果が得られる範囲で許容される。

#### 産業上の利用可能性

以上説明したように、本発明によれば、前面基板と背面基板間でプライミング放電をさせるプライミング放電セルを有したPDPであって、プライミング放電セル

での放電距離が主放電セルでの放電距離よりも小さくなるため、プライミング放電を主放電（アドレス放電）の前に確実に行うことができる。さらに、データ電極とプライミング電極との絶縁耐圧を確保してPDPの信頼性を向上させることができるという有利な効果が得られる。

## 請求の範囲

1. 第1の基板上に互いに平行となるように配置した第1電極および第2電極と、前記第1の基板に放電空間を挟んで対向配置される第2の基板上に前記第1電極および前記第2電極と直交する方向に配置した第3電極と、
- 5 前記第2の基板上に前記第1電極および前記第2電極と平行にかつ前記第3電極よりも前記第1電極および前記第2電極に近づいて配置した第4電極と、  
前記第2の基板上に前記第1電極および前記第2電極と前記第3電極とで形成される複数の主放電セルと、前記第1電極または前記第2電極と前記第4電極とで形成される複数のプライミング放電セルとを区画するように形成した隔壁とを有し、
- 10 少なくとも前記第3電極は第1誘電体層で覆われるとともに、前記第4電極が前記第1誘電体層上に設けられ、前記第4電極は前記第1誘電体層よりも軟化点温度が低い材料で構成されていることを特徴とするプラズマディスプレイパネル。
2. 第4電極は第2誘電体層で覆われ、前記第2誘電体層を構成する材料の軟化点温度が前記第4電極を構成する材料の軟化点温度以下であることを特徴とする請求項1に記載のプラズマディスプレイパネル。
- 15 点温度が前記第4電極を構成する材料の軟化点温度以下であることを特徴とする請求項1に記載のプラズマディスプレイパネル。
3. 第1誘電体層を構成する材料の軟化点温度が第3電極を構成する材料の軟化点温度以下であることを特徴とする請求項1に記載のプラズマディスプレイパネル。
- 20 点温度が第3電極を構成する材料の軟化点温度以下であることを特徴とする請求項1に記載のプラズマディスプレイパネル。
4. 隔壁は第2誘電体層上に設けられ、前記隔壁を構成する材料の軟化点温度が前記第2誘電体層を構成する材料の軟化点温度以下であることを特徴とする請求項2に記載のプラズマディスプレイパネル。
- 25 5. 第1の基板上に互いに平行となるように配置された第1電極および第2電極を形成する工程と、前記第1の基板に放電空間を挟んで対向配置される第2の基板上に前記第1電極および第2電極と直交する方向に配置した第3電極を形成する工程と、前記第3電極を覆って第1誘電体層を形成する工程と、前記第1誘電体層上に前記第1電極および前記第2電極と平行にかつ前記第3電極よりも前記第1電極



- および前記第 2 電極に近づいて配置した第 4 電極を形成する工程と、前記第 4 電極を覆って第 2 誘電体層を形成する工程と、前記第 2 誘電体層上に前記第 1 電極および前記第 2 電極と前記第 3 電極とで形成される複数の主放電セルと、前記第 1 電極または前記第 2 電極と前記第 4 電極とで形成される複数のプライミング放電セルとを区画する隔壁を形成する工程とを有し、
- 5    少なくとも前記第 1 誘電体層、前記第 4 電極、前記第 2 誘電体層を形成する工程はそれぞれのペースト材料を焼成して固化する焼成工程を含み、
- 前記第 4 電極の焼成工程における焼成温度は、前記第 1 誘電体層を構成する材料の軟化点温度より低くかつ前記第 4 電極を構成する材料の軟化点温度より高く、
- 10    さらに、前記第 2 誘電体層の焼成工程における焼成温度は、前記第 4 電極を構成する材料の軟化点温度より低くかつ前記第 2 誘電体層を構成する材料の軟化点温度より高いことを特徴とするプラズマディスプレイパネルの製造方法。

6. 隔壁を第 2 誘電体層上にパターンニング形成する工程と、前記隔壁を焼成して固化する焼成工程とを含み、前記隔壁の焼成工程における焼成温度が前記第 2 誘電体層を構成する材料の軟化点温度以下であることを特徴とする請求項 5 に記載のプラズマディスプレイパネルの製造方法。
- 15

7. 第 1 の基板上に互いに平行となるように配置された第 1 電極および第 2 電極を形成する工程と、前記第 1 の基板に放電空間を挟んで対向配置される第 2 の基板上に前記第 1 電極および前記第 2 電極と直交する方向に配置した第 3 電極を形成する工程と、前記第 3 電極を覆って第 1 誘電体層を形成する工程と、前記第 1 誘電体層上に前記第 1 電極および前記第 2 電極と平行にかつ前記第 3 電極よりも前記第 1 電極および前記第 2 電極に近づいて配置した第 4 電極を形成する工程と、前記第 4 電極を覆って第 2 誘電体層を形成する工程と、前記第 2 誘電体層上に前記第 1 電極および前記第 2 電極と前記第 3 電極とで形成される複数の主放電セルと、前記第 1 電極または前記第 2 電極と前記第 4 電極とで形成される複数のプライミング放電セルとを区画する隔壁を形成する工程とを有し、
- 20
- 25    少なくとも前記第 3 電極、前記第 1 誘電体層、前記第 4 電極、前記第 2 誘電体層、

前記隔壁を形成する工程はそれぞれのペースト材料を焼成して固化する焼成工程を含み、前記第3電極と前記第1誘電体層との焼成工程を同時に行い、その後、前記第4電極の焼成工程を行い、その後、前記第2誘電体層と前記隔壁との焼成工程を同時に行い、

- 5 前記第4電極の焼成工程における焼成温度は、前記第3電極および前記第1誘電体層を構成するいずれの材料の軟化点温度より低くかつ前記第4電極を構成する材料の軟化点温度以上であり、
- さらに、前記第2誘電体層と前記隔壁との焼成工程における焼成温度は、前記第4電極を構成する材料の軟化点温度より低くかつ前記第2誘電体層および前記隔壁を構成する材料のうち最も軟化点温度の高い材料の軟化点温度以上であることを特徴とするプラズマディスプレイパネルの製造方法。
- 10

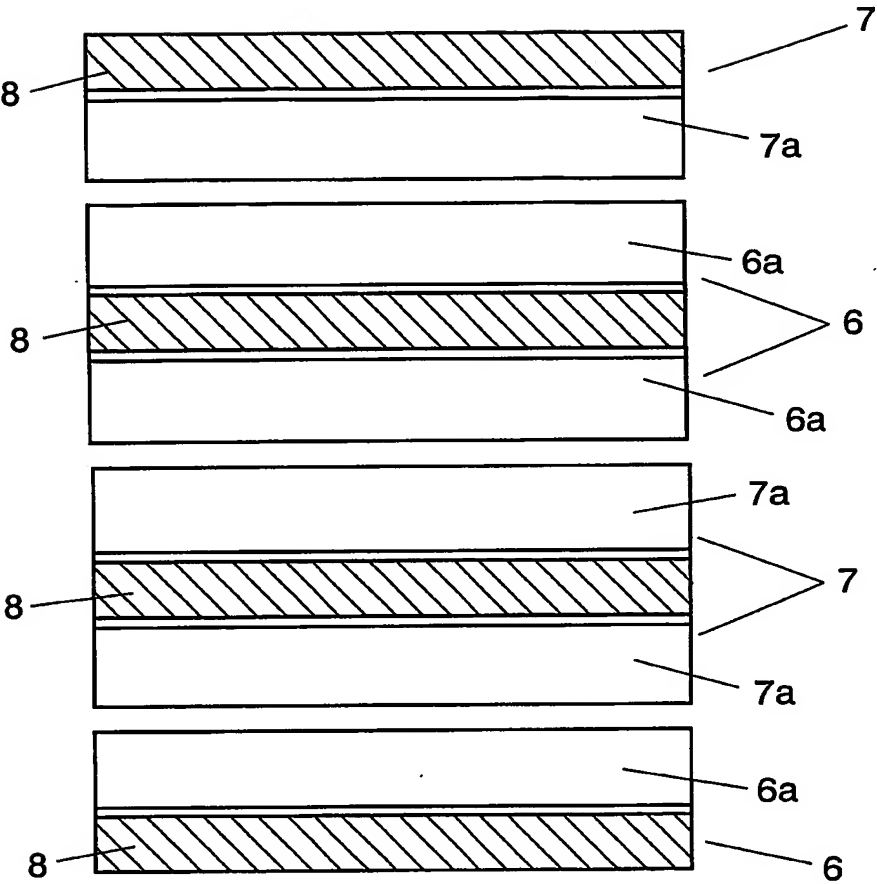
8. 第1の基板上に互いに平行となるように配置された第1電極および第2電極を形成する工程と、前記第1の基板に放電空間を挟んで対向配置される第2の基板上に前記第1電極および前記第2電極と直交する方向に配置した第3電極を形成する工程と、前記第3電極を覆って第1誘電体層を形成する工程と、前記第1誘電体層上に前記第1電極および前記第2電極と平行にかつ前記第3電極よりも前記第1電極および前記第2電極に近づいて配置した第4電極を形成する工程と、前記第4電極を覆って第2誘電体層を形成する工程と、前記第2誘電体層上に前記第1電極および前記第2電極と前記第3電極とで形成される複数の主放電セルと、前記第1電極または前記第2電極と前記第4電極とで形成される複数のプライミング放電セルとを区画する隔壁を形成する工程とを有し、
- 15
- 20

- 少なくとも前記第3電極、前記第1誘電体層、前記第4電極、前記第2誘電体層、前記隔壁を形成する工程はそれぞれのペースト材料を焼成して固化する焼成工程を含み、前記第3電極と前記第1誘電体層との焼成工程を同時に行い、その後、前記第4電極と前記第2誘電体層と前記隔壁との焼成工程を同時に行い、
- 25
- 前記第4電極と前記第2誘電体層と前記隔壁との焼成工程における焼成温度は、前記第3電極および前記第1誘電体層を構成するいずれの材料の軟化点温度より低くかつ前記第4電極および前記第2誘電体層および前記隔壁を構成する材料のうち最

も軟化点温度の高い材料の軟化点温度以上であることを特徴とするプラズマディスプレイパネルの製造方法。

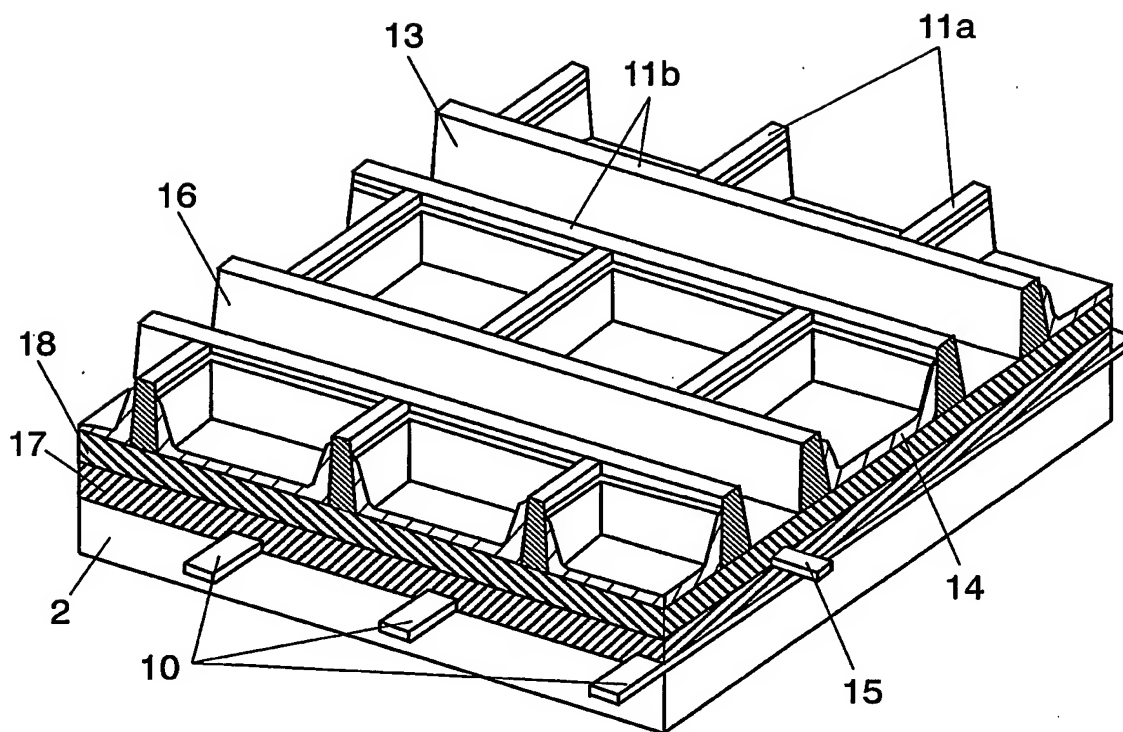


2/10  
FIG. 2



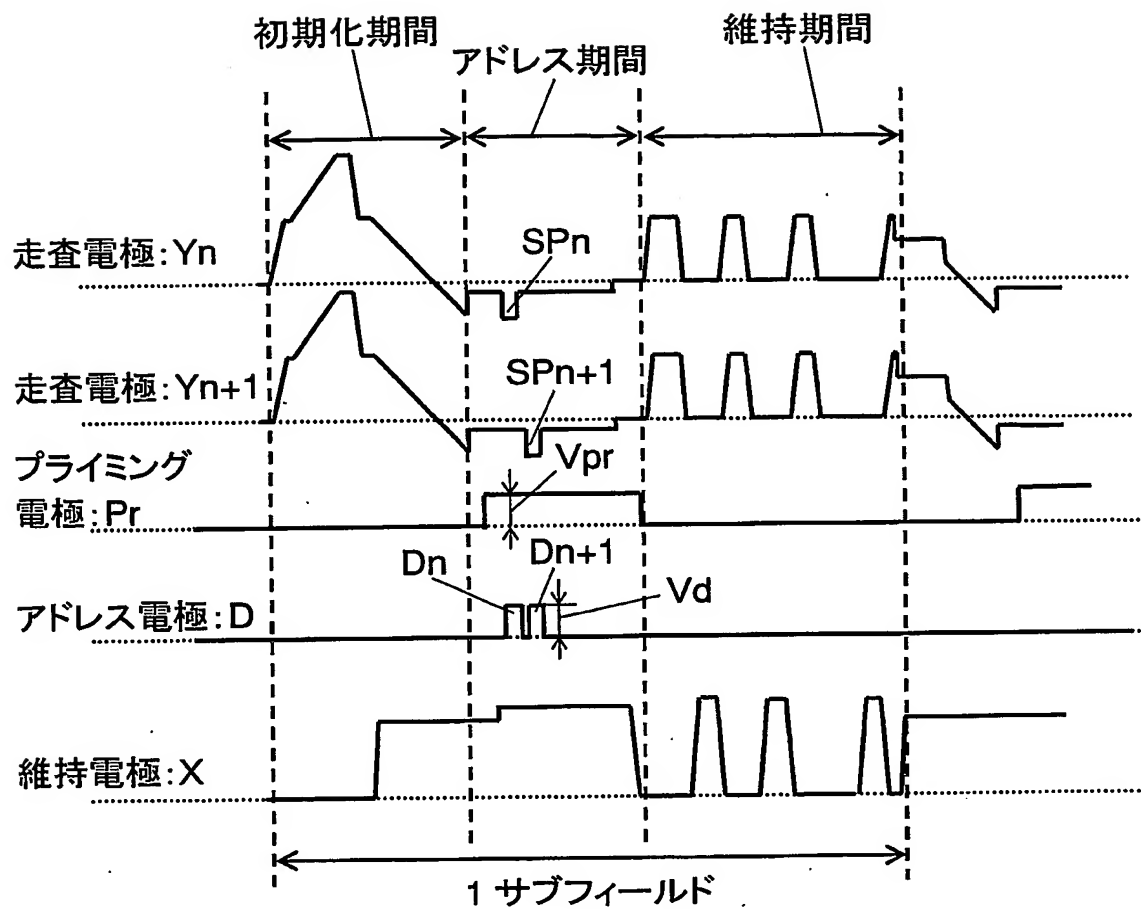
3/10

FIG. 3



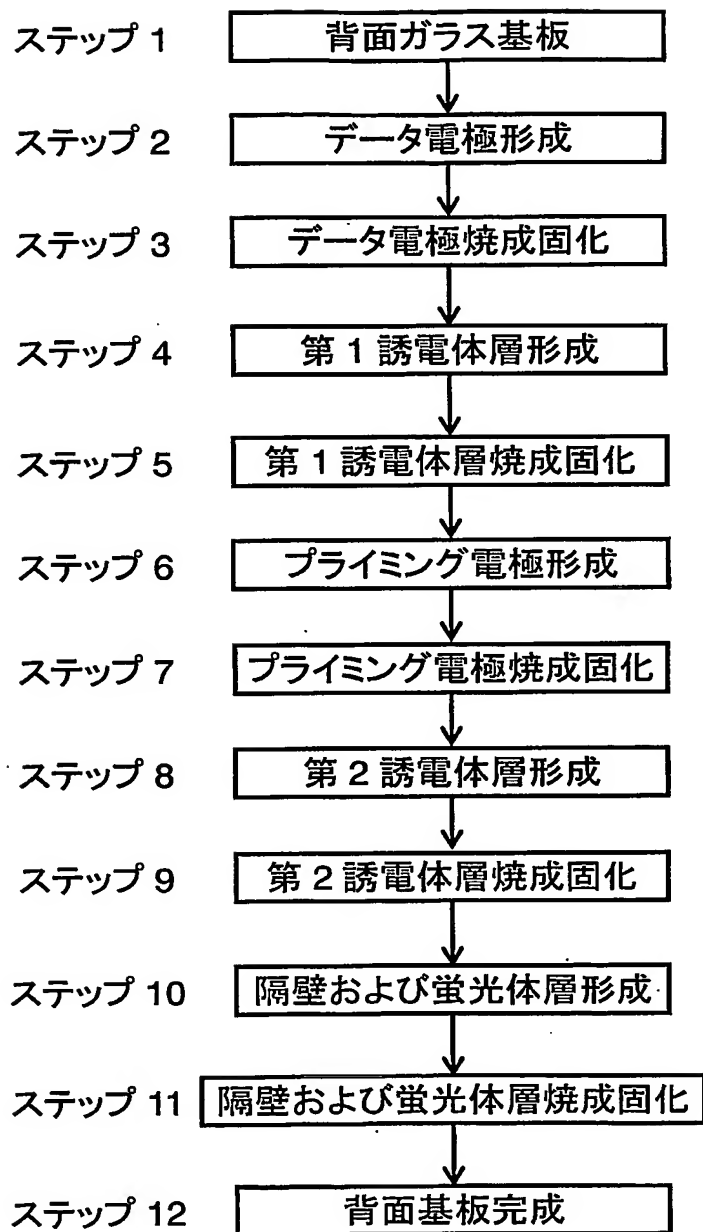
4/10

FIG. 4



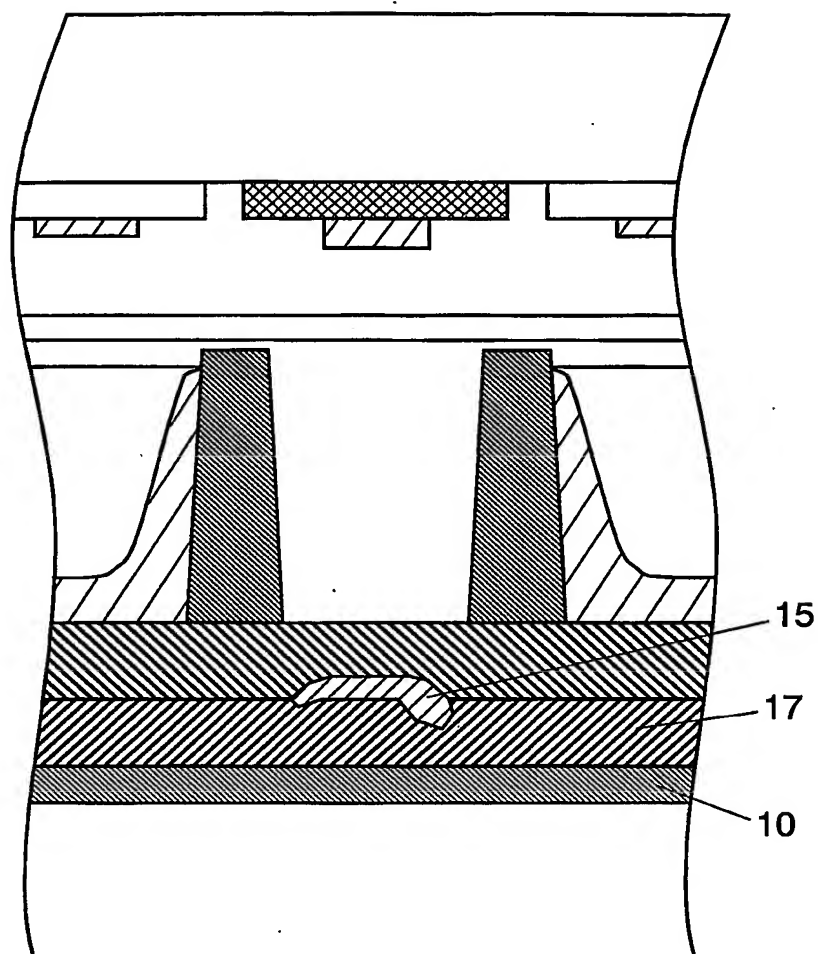
5/10

FIG. 5

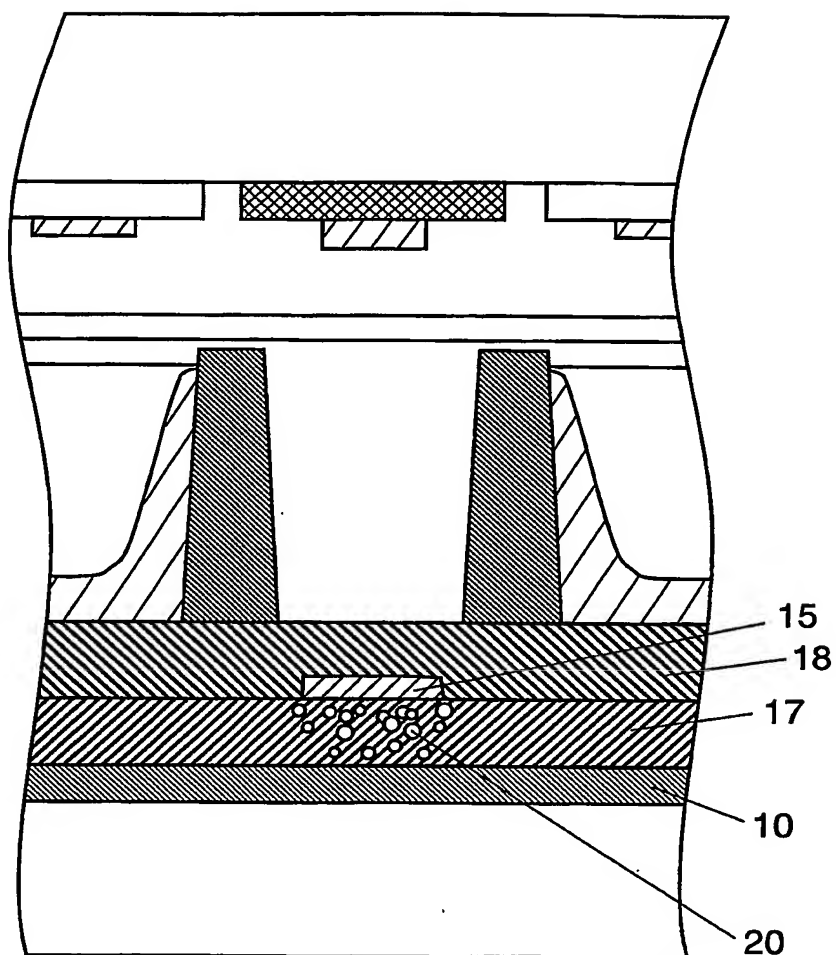




6/10  
FIG. 6

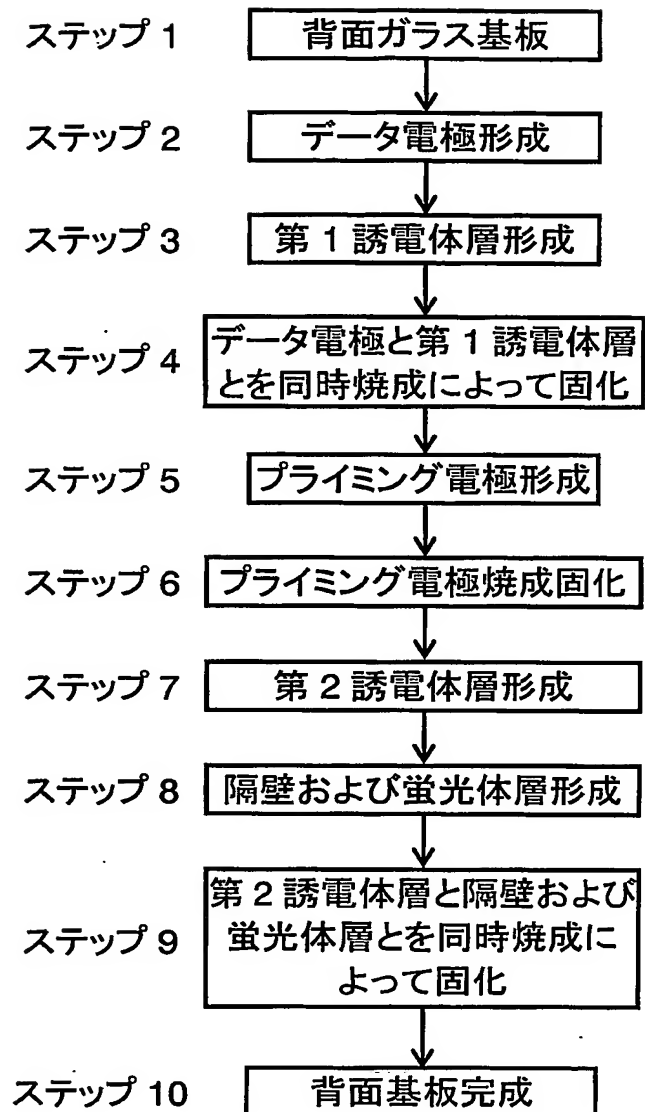


7/10  
FIG. 7



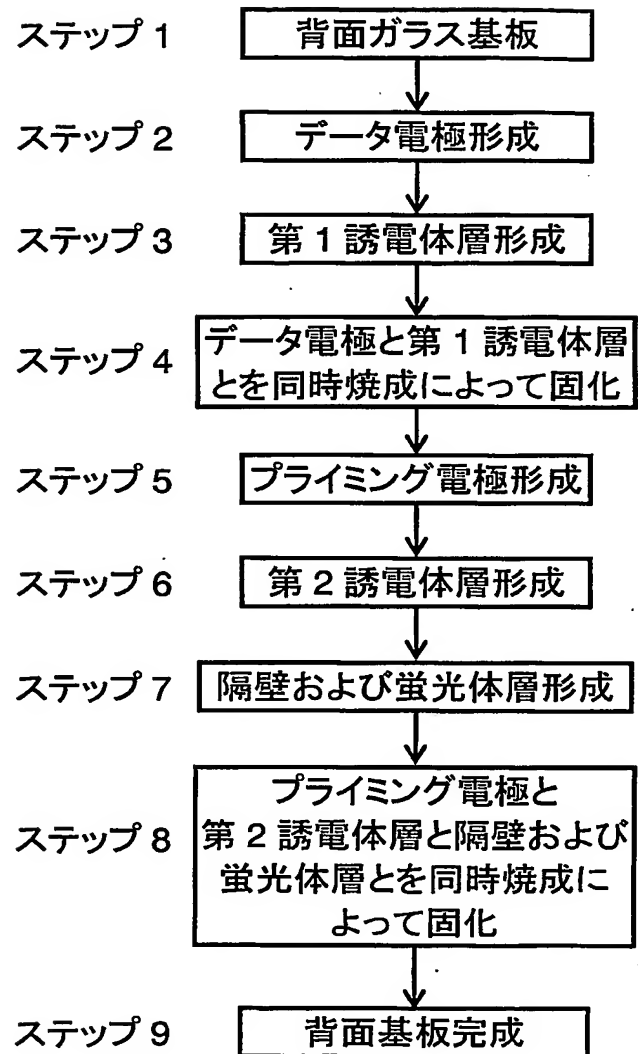
8/10

FIG. 8



9/10

FIG. 9



10/10

## 図面の参照符号の一覧表

- 1 前面基板
- 2 背面基板
- 3 放電空間
- 4 前面基板誘電体層
- 5 保護膜
- 6 走査電極
- 6a, 7a 透明電極
- 6b, 7b 金属母線
- 7 維持電極
- 8 光吸収層
- 9 補助電極
- 10 データ電極
- 11 隔壁
- 11a 縦壁部
- 11b 横壁部
- 12 主放電セル
- 13 隙間部
- 14 蛍光体層
- 15 プライミング電極
- 16 プライミング放電セル
- 17 第1誘電体層
- 18 第2誘電体層

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/007031

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl<sup>7</sup> H01J11/02, 9/02

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> H01J11/02, 9/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2004

Kokai Jitsuyo Shinan Koho 1971-2004 Jitsuyo Shinan Toroku Koho 1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 11-297211 A (NEC Corp.), 29 October, 1999 (29.10.99), Par. No. [0036]; Fig. 5 & US 2001/020924 A1 & KR 99/083169 A	1-4
Y	JP 2002-297091 A (Matsushita Electric Industrial Co., Ltd.), 09 October, 2002 (09.10.02), Par. Nos. [0200] to [0202]; Fig. 42 & WO 2002/19305 A1 & KR 2003/029883 A & TW 518539 A	1-4
Y	JP 2-123635 A (NEC Corp.), 11 May, 1990 (11.05.90), Claims; all drawings (Family: none)	1-4

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&amp;" document member of the same patent family

Date of the actual completion of the international search  
16 August, 2004 (16.08.04)Date of mailing of the international search report  
31 August, 2004 (31.08.04)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2004/007031.

**C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 7-105855 A (Fujitsu Ltd.), 21 April, 1995 (21.04.95), Claims; all drawings (Family: none)	1-4

# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/007031

## Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:  
because they relate to subject matter not required to be searched by this Authority, namely:
  
2. ☐ Claims Nos.:  
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
  
3. ☐ Claims Nos.:  
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

## Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The special technical feature of claims 1-4 relates to a softening point temperature of the material constituting the forth electrode.

The special technical feature of claims 5, 6 relates to the temperature of the baking process of the fourth electrode and the temperature of the baking process of the second dielectric layer.

The special technical feature of claim 7 relates to the temperature of the baking process of the fourth electrode and the temperature of the baking process of the second dielectric layer/partition wall in a particular order of baking processes.

(Continued to extra sheet)

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
  
4. ☒ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.: 1-4

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest.
- ☐ No protest accompanied the payment of additional search fees.



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/007031.

Continuation of Box No.III of continuation of first sheet(2)

The special technical feature of claim 8 relates to the temperature of the baking process of the fourth electrode, the second dielectric layer, and the partition wall in a particular order of baking processes.

Thus, these groups of inventions are different from one another.

Accordingly, there is no technical relationship among those inventions involving one or more of the same or corresponding special technical feature. Consequently, the inventions are not so linked as to form a single general inventive concept.

A. 発明の属する分野の分類 (国際特許分類 (IPC))  
Int. Cl<sup>7</sup> H01J11/02, 9/02

B. 調査を行った分野  
調査を行った最小限資料 (国際特許分類 (IPC))  
Int. Cl<sup>7</sup> H01J11/02, 9/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年  
日本国公開実用新案公報 1971-2004年  
日本国登録実用新案公報 1994-2004年  
日本国実用新案登録公報 1996-2004年

国際調査で利用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 11-297211 A (日本電気株式会社) 1999. 10. 29【0036】，図5 & US 2001/020924 A1 & KR 99/083169 A	1-4
Y	JP 2002-297091 A (松下電器産業株式会社) 2002. 10. 09【0200】-【0202】，図42 & WO 2002/19305 A1 & KR 2003/029883 A & TW 518539 A	1-4

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」 口頭による開示、使用、展示等に言及する文献  
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献  
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」 同一パテントファミリー文献

国際調査を完了した日 16. 08. 2004

国際調査報告の発送日 31. 8. 2004

国際調査機関の名称及びあて先  
日本国特許庁 (ISA/J P)  
郵便番号100-8915  
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)  
小川 亮

2 G 3 0 0 6

電話番号 03-3581-1101 内線 3226

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2-123635 A (日本電気株式会社) 1990.05.11【特許請求の範囲】，全図（ファミリーなし）	1-4
A	JP 7-105855 A (富士通株式会社) 1995.04.21【特許請求の範囲】，全図（ファミリーなし）	1-4

## 第II欄 請求の範囲の一部の調査ができないときの意見 (第1ページの2の続き)

法第8条第3項(PCT17条(2)(a))の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求の範囲 \_\_\_\_\_ は、この国際調査機関が調査をすることを要しない対象に係るものである。つまり、
2. ☐ 請求の範囲 \_\_\_\_\_ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求の範囲 \_\_\_\_\_ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

## 第III欄 発明の単一性が欠如しているときの意見 (第1ページの3の続き)

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

請求の範囲1-4の特別な技術的特徴は第4電極を構成する材料の軟化点温度にあり、請求の範囲5, 6の特別な技術的特徴は第4電極焼成工程の温度と第2誘電体層焼成工程の温度にあり、請求の範囲7の特別な技術的特徴は特定の焼成工程の順序とした場合における第4電極焼成工程の温度と第2誘電体層・隔壁焼成工程の温度にあり、請求の範囲8の特別な技術的特徴は特定の焼成工程の順序とした場合における第4電極・第2誘電体層・隔壁焼成工程の温度にあり、それぞれ異なっている。

よって、これらの発明は、一又は二以上の同一又は対応する特別な技術的特徴を含む技術的な関係にないから、単一の一般的発明概念を形成するように連関しているものとは認められない。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. ☒ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

請求の範囲1-4

## 追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあった。  
☐ 追加調査手数料の納付と共に出願人から異議申立てがなかった。